

IP アワード応募表紙

タイトル : 携帯受信用超低消費電力 OFDM 復調 IP の開発
応募部門 : 企業モード
分野 : ソフトウェア VC
IP 名 (製品名) : 1 セグメント専用 OFDM 復調 IP
社名 : 松下電器産業 (株)
所属部署 : 半導体社 システム LSI 開発本部 第一商品分野開発センター
ネットワーク開発本部 ブロードバンドコミュニケーション開発センター⁽⁺⁾
応募者名 : 鎌田 剛弘、 福田 賢悟、 渡辺 航也、 徳永 尚哉⁽⁺⁾
連絡先住所 : 〒570-8501 大阪府守口市八雲中町 3-1-1
電話番号 : 06-6906-4098
FAX 番号 : 06-6906-4406

研究開発の目的 :

2003 年に本放送開始の国内地上デジタル放送 (ISDB-T 方式) は、複数のセグメントより構成され、この 1 セグメントを利用した携帯端末向けのサービスが想定されている。また地上デジタル音声放送 (ISDB-T_{SB} 方式) も開始され、これらの放送の受信機能をもった携帯端末の市場は 4000 万台規模の第三世代の携帯電話以外にも、PDA やカー AV、モバイル PC 等、多くの市場分野で様々なサービスが始まろうとしている。こうした携帯端末には低消費電力かつ小型の復調システムが要求される。

1 セグメント専用の OFDM 復調において、その低消費電力化は携帯システムにおける視聴可能時間を決定付ける最も重要な要素であり、今後ますますマルチメディア化が進み消費電力的に厳しくなる携帯端末の使用可能時間に大きな影響を与える。そこで、我々は超低消費電力の 1 セグメント専用 OFDM 復調 IP を提供することを目的とした。

研究開発の概要と訴求点 :

IP 自体の超低消費電力化を実現するため、クロック制御技術としてマルチゲートドクロック制御技術、また FFT(Fast Fourier Transform)の低消費電力アーキテクチャを開発し、世界最小電力を達成した。また、非線形歪補償アルゴリズムの開発により、OFDM 復調 IP 前段のチューナー部の低電圧動作時に発生しうる非線形歪を完全デジタル処理により補償して性能劣化を防ぐ。これによりチューナー部の低消費電力化が可能となり、システム全体の低消費電力化を実現できる。IP の緒言は、以下に示すとおりである。

項目		備考
受信方式	ISDB-T / ISDB-T _{SB}	1 セグメント専用
対応変調方式	16QAM / QPSK / DQPSK	
符号化率	1/2、2/3	
基準クロック	1MHz ~ 16MHz	
消費電力	約 9 mW (TYP)	当社プロセス使用時
トランジスタ数	約 960 万トランジスタ	当社プロセス使用時

携帯受信用超低消費電力 OFDM 復調 IP の開発

Development of an ultra low power OFDM demodulator IP for mobile reception

松下電器産業 (株) 半導体社 システム LSI 開発本部 第一商品分野開発センター

鎌田 剛弘 福田 賢悟 渡辺 航也

松下電器産業 (株) ネットワーク開発本部 ブロードバンドコミュニケーション開発センター

徳永 尚哉

【背景】

2003 年に本放送開始の国内地上デジタル放送 (ISDB-T 方式¹⁾) は、複数のセグメントより構成され、この 1 セグメントを利用した携帯端末向けのサービスが想定されている。また地上デジタル音声放送 (ISDB-T_{SB} 方式²⁾) も開始され、これらの放送の受信機能をもった携帯端末の市場は 4000 万台規模の第三世代の携帯電話以外にも、PDA やカーAV、モバイル PC 等、多くの市場分野で様々なサービスが始まろうとしている。こうした携帯端末には、低消費電力かつ小型の復調システムが要求される。

そこで我々は、IP 自体の超低消費電力化を実現するため、クロック制御技術としてマルチゲートドクロック制御技術、また FFT(Fast Fourier Transform)の低消費電力アーキテクチャを開発し、世界最小電力を達成した。また、非線形歪補償アルゴリズムの開発により、OFDM 復調 IP 前段のチューナー部の低電圧動作時に発生しうる非線形歪を完全デジタル処理により補償して性能劣化を防ぐことでチューナー部の低消費電力化が可能となり、システム全体の低消費電力化を実現できる。

デジタルテレビ受信システムは、デジタル復調等のチューナー機能を行うフロントエンド部と、映像・音声再生やデータ処理機能を行うバックエンド部から構成される。システムの高機能、高性能化を実現するためには、バックエンドで所望される信号仕様に従って、予めフロントエンド部から高品位な信号を出力することが必須条件となる。それ故、デジタル復調 IP の性能向上が、テレビシステムそのものの受信性能に直結し、商品差別化のキー技術となる。本 IP は、超低消費電力な OFDM 復調処理に加えて、誤り訂正処理を含む、オールインワン型の低電力小面積化を実現するデジタル復調回路³⁾を提供するものである。

【1 セグメント専用 OFDM 復調 IP 機能概要】

1. 利用分野：国内地上波デジタルテレビ・ラジオ受信機用 OFDM 復調(1 セグメント専用受信機)
2. 特徴：
 - ・世界最小の低消費電力 (9 mW : Typ) を実現 (従来比 1/4)
 - ・復調処理と誤り訂正処理を 1 チップに集積し、業界最小水準の実装面積を実現
 - ・入力信号に含まれる非線形歪を補償して高性能な受信特性を実現 (従来比 1.6 倍)
3. 種類：ソフト VC
4. 規模：約 960 万トランジスタ
5. 性能：

項目		備考
受信方式	ISDB-T / ISDB-T _{SB}	1 セグメント専用
対応変調方式	16QAM / QPSK / DQPSK	
符号化率	1/2、2/3	
基準クロック	1MHz ~ 16MHz	
消費電力	約 9 mW (TYP)	当社プロセス使用時

6. 有用性および完成度：

本 OFDM 復調 IP は、当社 CMOS 0.15 μ m 4 層メタルプロセスを用いた LSI (製品名 MN88445)としてシリコン認証済みであり、実証 LSI を用いた国内の実フィールドにおける受信性能測定により上記各種性能評価を行なった。

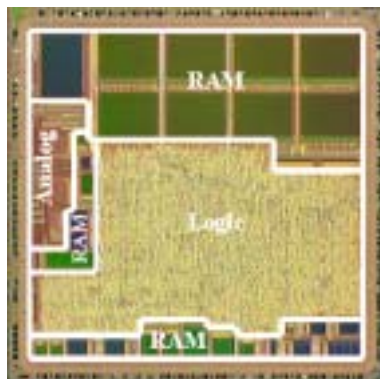


図 1 1 セグメント専用 OFDM 復調 IP 実証 LSI (MN88445) チップ写真

【復調 IP の特徴説明】

図2は、本 OFDM 復調 IP のブロック構成図である。各ブロックは OFDM 復調に必要な、要素機能をハードワイヤードで実現しており、受信性能の高性能化、回路面積の最小化、消費電力の最小化を実現している。放送規格のなかでも、フロントエンドが担当する伝送規格はすでに決定しており、1 セグメント受信機能に特化してその消費電力を削減するには、DSP 等を用いたソフト復調方式 IP よりもハードによる復調 IP が圧倒的に適している。特に DSP 等を用いた汎用性の高い IP においては、低消費電力化の鍵となるクロック系の最適化が困難であり、汎用性と低消費電力化の追及がトレードオフとなる。一方で、復調アルゴリズム自体や、システムとの I/F などは、開発段階及び、セットでの使用段階でその汎用性の高さが有益となる場合が多い。この点、我々はすでに、広帯域 13 セグメント用 OFDM 復調 LSI⁴⁾を開発して復調アルゴリズムの面で十分な検討を重ね、2003 年 12 月の本放送開始に向けて本社研究部門、セット部門と共同して室内・フィールド実験を行ってきた。これらの結果を 1 セグメント専用フィードバックすることで機能・性能面と回路規模・消費電力のトレードオフを最適なものとしている。特に開発に当たっては、前段のチューナー部門や、携帯端末セット部門等と連携を取り、高密度実装した際に TV チューナーの RF 信号部や、携帯電話の送受信 RF 信号部に悪影響を与える、雑音を削減するためのグローバルクロック制御技術や、システム全体の低消費電力化に寄与する非線形等化技術等の鍵となる技術を開発し実装した。

本 IP は、復調に必要な不可欠な機能に関して、1 チップへの集積化を推し進めることでシステムの合理化を図るとともに、セット部門と連携して、セットに実装した場合にシステム全体のパフォーマンスを向上するための各機能ブロックの高性能化とを図っている。主として以下の特徴を持つ。

- (1) 世界最小の低消費電力 (9 mW : Typ) 化技術 (従来比 1/4)
 - ピーク動作電流と平均動作電流を削減するマルチゲートドクロック制御技術
 - 低消費電力動作可能な FFT アーキテクチャ技術
 - (2) 復調処理と誤り訂正処理を 1 チップに集積し、業界最小水準の実装面積を実現
 - 1 セグメント受信専用回路構成を最適化し、メモリ容量を削減する当社独自の復調・誤り訂正アーキテクチャ
 - (3) 入力信号に含まれる非線形歪を補償して高性能な受信特性を実現する非線形等化技術
 - 非線形な歪成分を推定し適応的に補償する、当社独自の完全デジタル処理型非線形歪補償アルゴリズム。
- 以下では、上記特徴(1)、(3)に関して、マルチゲートドクロック制御技術、非線形歪補償アルゴリズムについて詳細に説明する⁵⁾。

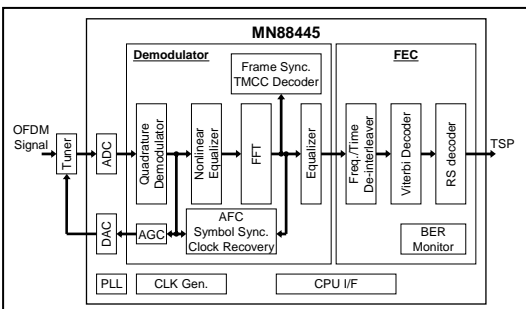


図2 ブロック構成図

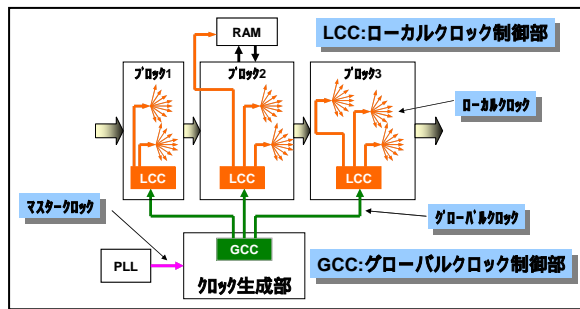


図3 クロック制御概略図

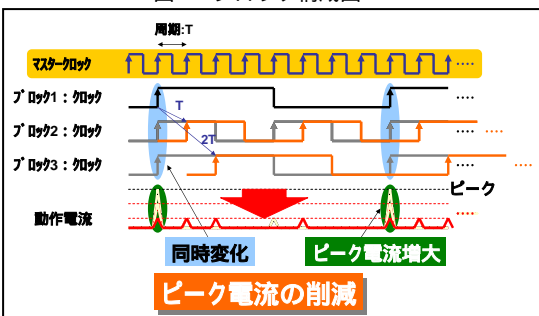


図4 グローバルクロック制御

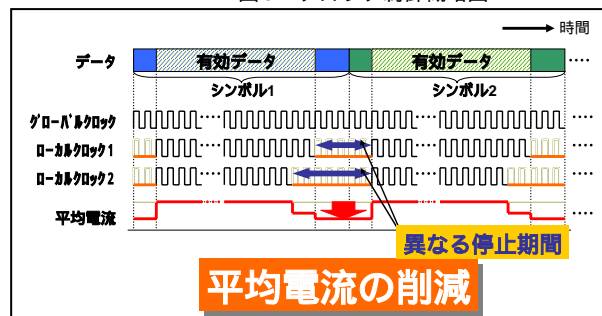


図5 ローカルクロック制御

マルチゲートドクロック制御技術

本 IP では 1 セグメント専用の OFDM 復調機能に特化して各機能ブロックの動作を精密に分析し、各ブロックに供給する内部クロックを 100 系統以上に細分化して、独立にその ON/OFF を制御する独自のマルチゲートドクロック制御を行っている。図 3 に本 IP で用いたクロック制御方法の概略図を示す。本 IP ではクロック発生回路 (CLKGEN) 内で行うグローバルクロック制御と、各機能ブロック内で行うローカルクロック制御の 2 種類の制御方法を用いてピーク電力及び平均電力の削減を行った。本文では各機能ブロックに供給するクロックをグローバルクロック、これを元に各機能ブロック内で生成・供給するクロックをローカルクロックと定義する。

グローバルクロック制御

グローバルクロック制御とは、クロック発生回路内に設けたグローバルクロック制御回路 (GCC) により、PLL から出力されたマスタークロック周期でグローバルクロックの変化点をずらす制御方法である。図 4 にグローバルクロック制御を行った時のマスタークロック及び、各ブロックへ供給されるグローバルクロックのタイミングチャートと動作電流の関係を示す。

クロック制御がない場合、各ブロックへ入力されるクロックの変化点が重なり、ある一点で各クロックが一斉に変化する。重なった変化点では大きなピーク電流が発生し、電源電位の変動等が雑音となってシステムの RF 信号処理部に悪影響を与える。そこで図の様にブロック 2、3 に供給するグローバルクロックの位相をマスタークロックの周期 T、又は 2T 分遅延させる。これによりクロック変化点を分散させピーク電流が削減できる。結果、システムに与える雑音を抑圧し、システム全体での高い受信性能が達成可能となる。

本制御方法ではマスタークロック周期で変化点をずらしているため、従来の遅延セル等を用いてアナログ的に変化点をずらす方法に比べ遅延量を制御しやすく、IP としての汎用性を高めている。本 IP ではこのような制御を用いて、二十数種類ものグローバルクロックを生成し使用することで、ピーク電流の削減を実現させている。

ローカルクロック制御

ローカルクロック制御は、各ブロック内部に設けたローカルクロック制御回路 (LCC) により、各機能ブロックの処理に応じて独立にクロックの ON、OFF を制御したローカルクロックを発生するようにした制御方法である。OFDM 復調 IP に必要な FFT、FEC といった各ブロックは、それぞれ動作が異なるためブロック毎に動作期間が異なってくる。さらに各ブロック内でも内部を詳細に分割すれば、定常的に動作すべき回路と、ある一定期間だけパースト的に動作する回路が混在する。図 5 にローカルクロック制御を行ったときのクロックの動作イメージを示す。LCC から出力されるクロックは、ブロック内の各回路の動作に応じてクロックが ON/OFF される。

本 IP では、このような回路毎のクロック制御において、各機能ブロック毎に独立にクロックの ON/OFF を制御する制御信号を各機能ブロック内で生成し、各々の LCC で制御している。

クロック制御による効果

図 6 は今回のマルチゲートドクロック制御の効果をシミュレーションによって比較した結果である。横軸が時刻、縦軸が消費電力を表している。グラフ左側がグローバルクロック制御の効果を示す。明らかに GCC が OFF 時に存在した高いピーク電流が、制御により 50% 程度抑圧されているのがわかる。グラフ右側がローカルクロック制御の効果を示す。OFDM 信号の 1 シンボル周期に依存して消費電力も周期的な変化をするが、LCC が ON の時に 25% 程度の消費電力の削減が達成されている。この IP を実証した LSI の復調動作状態での実動作消費電力は、従来比 1/4 の 9 mW を達成している。

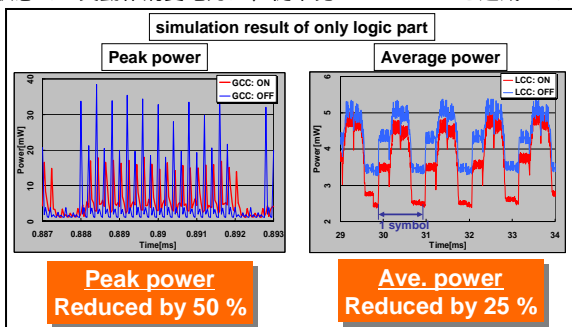


図 6 消費電力シミュレーション比較

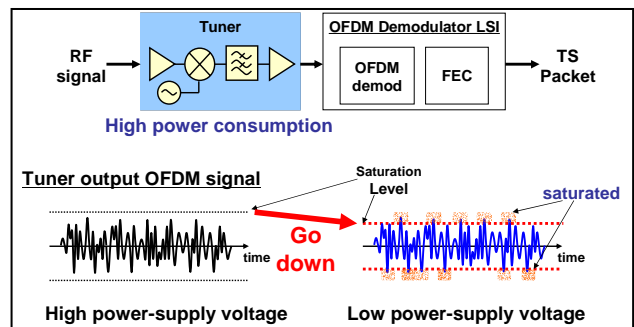


図 7 非線形歪

以上のマルチゲートドクロック制御は、1 セグメント OFDM 復調機能に特化したうえで各機能ブロックの動作を精密に分析して、極めて多数のサブファンクション毎にハードウェアでクロック制御を行っている。実証 LSI での従来比 1/4 という超低消費電力結果も、IP の高性能さを証明している。汎用 DSP をベースとしたソフト復調 IP の場合、特化した処理に対してクロックの制御を効率的に行う

ことは、その汎用性と矛盾することになる。従って、本 IP の低消費電力化での優位性を覆すことは非常に困難といえる。

非線形歪補償アルゴリズム

セットユーザーのシステム面から見て携帯受信セットを実現するためには、復調 LSI の低消費電力化だけでなく実装される全てのデバイスの低消費電力化が必要である。この点を見据え、本 IP では前段のチューナーの低消費電力化を容易にする非線形歪補償回路を内蔵している。以下に非線形歪補償に関して詳細を述べる。

非線形歪とその補償の必要性

チューナーの低消費電力化には、一般にチューナー電源を低電圧化すればよい。しかし、これに伴いチューナー内部のアンプが非線形特性となり、非線形歪が発生する。チューナーを低電圧化した場合の、アンプの入出力特性を図 7 下部に示す。図の示すように電源電圧を低くすると、大振幅の入力の場合に出力信号が飽和して非線形歪が発生する。図 8 上図左の様に周波数を f_1, f_2 とするスペクトルがあった場合、非線形な入出力特性をもつチューナーから出力される信号は図 8 上図右のように、周波数を $2f_1-f_2, 2f_2-f_1$ とする 3 次歪が発生する。

OFDM 信号はマルチキャリア方式であり、図 8 下図左のように多くのスペクトルが等間隔に並んでいる。この信号が非線形入出力特性をもつチューナーを通ると図 8 下図右のように 3 次歪が発生した場所に別のスペクトルが存在し、信号帯域内のスペクトル干渉が発生する。このように OFDM 信号は非線形歪に弱いといった欠点があり、そのまま復調を行うと性能劣化が発生してしまう。

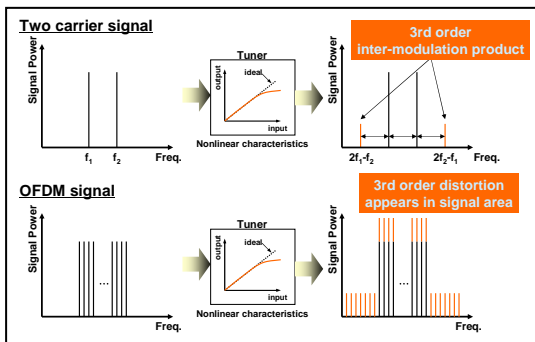


図 8 OFDM 信号における非線形歪の影響

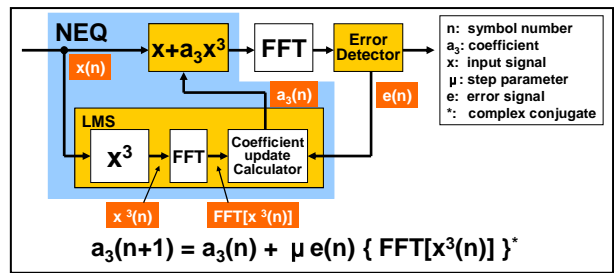


図 9 非線形歪補償アルゴリズム

非線形歪補償アルゴリズム

以上のようにチューナーアンプの入出力特性によって非線形歪が発生するため、性能劣化なく受信するには、この歪を復調 LSI で除去する必要がある。非線形歪補償はこのようなチューナーの非線形特性の逆特性を生成することで非線形歪を除去するものである。

本 IP では 3 次歪補償係数 a^3 を LMS (Least Mean Square) アルゴリズムを用いて推定し、除去を行っている。図 9 に示すように本 IP の非線形歪補償回路は黄色で示した(1)非線形歪除去部、(2)LMS アルゴリズムブロック、(3)誤差算出部から構成される。

具体的には、まず非線形歪算出部で入力信号から非線形歪 $\{x^3(n)\}$ を計算し、その結果を FFT することによって時間領域から周波数領域に変換する $\{FFT[x^3(n)]\}$ 。さらに周波数領域に変換された非線形歪と誤差算出部で計算された誤差 $\{e(n)\}$ から、係数算出部で 3 次歪補償係数 $\{a_3(n+1)\}$ を算出する。こうして求めた係数更新係数を用いて非線形歪除去部において非線形歪を除去する。

非線形歪補償による効果

以上の完全デジタル処理で行った非線形歪補償アルゴリズムにより、チューナーの電源を低電圧化したときに最終段のアンプで発生する非線形歪を除去することが可能になった。

図 10 に非線形補償を ON/OFF したときのシミュレーション結果を示す。横軸が back off(定格値より低いレベルで動作させること)のレベル、縦軸が BER (Bit Error Rate) を示す。結果から非線形歪補償アルゴリズムによる電力削減効果としては、back off 5dB の条件下において、チューナー出力の電力を 90%削減可能となることがわかる。また今回のアルゴリズム実装による消費電力の増加は 1 mW 以下となっており、これによりシステム全体の低消費電力化を可能にする。

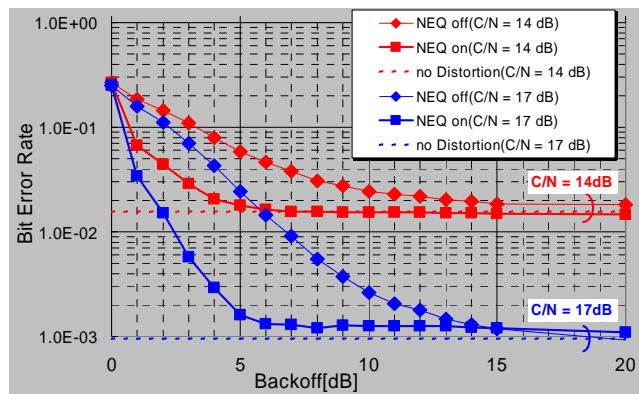


図 10 非線形歪補償効果のシミュレーション結果

【1 セグメント専用 OFDM 復調 IP デリバラブル概要】

1. 提供物
 - ・ Verilog-HDL による RTL 回路、テストベンチ、回路合成スクリプト
 - ・ 実証 LSI 評価ボード、評価ソフトウェア
 - ・ ドキュメント IP 仕様書、IP 製品規格書、評価ボード仕様書、評価ソフトウェア仕様書、評価ボード回路図
2. IP 検証環境 Verilog-XL および VCS
3. IP 合成環境 Synopsys 社デザインコンパイラ, ALTERA 社 Leonardo
4. VSIA 準備状況 当社 IP 設計規約に基づく
5. 特許の有無 48 件出願 (国内 35 件、海外 13 件) 出願中を含む
6. サポート体制 要相談 (戦略的提携については、別途、要相談)

【まとめ】

開発した復調 IP は、ISDB-T/T_{SB} 規格の 1 セグメント受信に特化して、各機能ブロックをハードワイヤードで実現し、極限までその動作クロックを制御するマルチゲートドクロック技術により IP 自体の超低消費電力動作を可能にした。IP 内部の機能ブロックの動作を精密に分析し、100 系統以上に細分化した内部クロックを制御することで、汎用的な DSP 等で実現するソフト復調 IP に比べて、消費電力面での圧倒的な優位性を実現している。既に発表されている DSP 処理をベースとしたソフト復調 IP では、ISDB-T/T_{SB} より復調処理の比較的簡単な欧州 DAB の OFDM 復調で 20 mW を達成したに過ぎない。また、高密度実装されたセットのシステム受信性能に影響するピーク動作電流に起因するノイズに対しても、予めグローバルクロック制御技術により抑圧を図った。これらのクロック制御は、全てデジタル的に実現しており、HDL レベルのソフト IP としてあらゆるプロセステクノロジーに容易に展開可能である。実証した松下 0.15 μm CMOS プロセスでの LSI では 9 mW を実現した。

さらに受信システム全体の低消費電力化の機能として、完全デジタル処理による非線形歪補償アルゴリズムを開発し所要 C/N を従来比 2 dB 改善することを実現した。この非線形歪補償回路は HDL レベルで完全に分離されているため、システム要求性能によっては、削除することも容易に実現でき、回路規模の削減が可能である。

以上のセット全系を見据えた最適化は、松下グループのセット部門、デバイス部門との連携により、所要性能や、必要とされる機能を予め最適に設計することで実現している。本稿では詳細は述べないが、既に量産開始した 13 セグメント用 OFDM 復調回路の開発でセット部門や本社技術部門と共同で培った、地上波放送の移動体での受信性能向上技術や、同一チャンネルへのアナログ放送の妨害抑圧技術等、セットのシステム性能を左右する高性能化技術がこの IP に導入されている。

本 IP に内蔵された各機能ブロックは、それ自体で再利用可能な独立ブロックである。応用展開として内部の特定の機能ブロックを複数コピーすることで、移動体受信で要望の高いダイバーシティ受信に対しても、容易に対応可能である。今後はセットの差別化に重要な消費電力化の更なる追及と共に、システム全系の合理化や高い受信性能の実現に向けた改善に取り組んでいく予定である。

本 IP は提供するドキュメントと設計データにより、容易に再利用を行うことが可能である。提供する実証 LSI を用いた評価環境 (評価ボード、制御ソフトウェア、ボード回路図、ソフトウェアの仕様書) を用いれば、IP 性能を客観的に評価することが可能である。

以上のように、本 OFDM 復調 IP は、携帯テレビ受信セットの機能、性能に直結するキー技術を包含している。したがって、チューナー処理 IP やバックエンド映像・音声処理 IP を入手し、組み合わせて使用することで、比較的容易に高性能な 1 セグメント専用の国内地上波 DTV 受信機の実現を可能とする。本 IP を用いた実証 LSI は現在社内セット部門において、搭載に向けた実機評価を実施中で、社外セットメーカー様とも商談中であり、放送開始に向けたセット開発に貢献している。

【参考文献等】

- 1) ARIB STANDARD STD-B29, *Transmission System for Digital Terrestrial Sound Broadcasting*.
- 2) ARIB STANDARD STD-B31, *Transmission System for Digital Terrestrial Television Broadcasting*.
- 3) 松下電器産業株式会社 News Release, "モバイル向け地上デジタル放送用 OFDM 復調 LSI を開発", 2002 年 10 月 24 日
- 4) 松下電器産業株式会社 News Release, "国内地上デジタル放送用 OFDM 復調 LSI を開発", 2002 年 4 月 17 日
- 5) K.Fukuda, et al. : A 9mW OFDM Demodulator LSI for Narrow-Bandwidth ISDB-T. Proc. of IEEE International Conference on Consumer Electronics 2003 ,pp.90-91 (2003).